

11.

MEHANIZAM PREKIDA - ZADACI

Zadatak 1. Posmatra se procesor kod koga su i podaci i adrese širine 2 bajta, a mlađi bajt se smešta na nižu adresu (*Little-Endian*). Širina memorijske reči je 1B. Postoje tri linije za spoljašnje maskirajuće prekide (IRQ0, IRQ1, IRQ2), pri čemu su prioriteti za IRQ0, IRQ1 i IRQ2 01, 10 i 11, respektivno. Ne prihvata se prekid istog nivoa. Na prekid ne reaguju instrukcije: INTE, INTD, TRPE, TRPD, INT, RTI. Unutrašnji procesorski prekid (*Fault*) nastaje pri korišćenju neposrednog adresiranja za odredišni operand. Pri prekidu na steku se čuva prvo PSW pa PC, a potom se brišu bitovi I i T u PSW registru. Stek raste od viših na nižim adresama, a SP ukazuje na poslednju zauzetu lokaciju. Početna vrednost SP je 1154.

Struktura registra PSW je:

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
I	T	L1	L0	-	-	-	-	-	-	-	-	V	C	Z	N

Sadržaj dela memorije je:

Broj ulaza	Prekid	Adresa	Sadržaj
		B	27h
5	IRQ2	A	58h
		9	16h
4	Fault	8	0Eh
		7	FDh
3	IRQ1	6	3Ch
		5	78h
2	TRAP	4	54h
		3	ABh
1	IRQ0	2	65h
		1	98h
0	NMI	0	12h

Dato je 11 situacija koje su nezavisne jedna od druge. Za svaku situaciju odrediti adresu naredne instrukcije, kontekst procesora nakon izvršenja instrukcije i sadržaj steka.

1. Posmatra se instrukcija dužine 4 bajta na adresi

100h: ADD #3h

Kontekst:

PSWI=0, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=0, IRQ1=0, IRQ2=0, IRQN=0

Koja je naredna instrukcija?

Rešenje:

Nema prekida.

Prelazi se na 104h.

Stek je nepromenjen. Kontekst je nepromenjen.

2. Posmatra se instrukcija dužine 4 bajta na adresi

100h: ADD #3h

Kontekst:

PSWI=0, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=1, IRQ1=0, IRQ2=0, IRQN=0

Koja je naredna instrukcija?

Rešenje:

Ne prihvata se IRQ0, jer je I=0.

Prelazi se na 104h.

Stek je nepromenjen. Kontekst je nepromenjen (linija IRQ0 ostaje na 1 jer prekid nije obrađen).

3. Posmatra se instrukcija dužine 4 bajta na adresi

100h: ADD #3h

Kontekst:

PSWI=1, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=1, IRQ1=0, IRQ2=0, IRQN=0

Koja je naredna instrukcija?

Rešenje:

Ne prihvata se IRQ0, jer IRQ0 nije većeg prioriteta od trenutnog (PSWL₁₀ = 01).

Prelazi se na 104h.

Stek je nepromenjen. Kontekst je nepromenjen (linija IRQ0 ostaje na 1 jer prekid nije obrađen, a I ostaje na 1 iz istog razloga).

4. Posmatra se instrukcija dužine 4 bajta na adresi

100h: ADD #3h

Kontekst:

PSWI=1, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=0, IRQ1=1, IRQ2=0, IRQN=0

Koja je naredna instrukcija?

Rešenje:

Prihvata se IRQ1, jer je I = 1, ima veći prioritet od trenutnog i odgovarajući bit registra IMR₁ je 1.

Prelazi se na FD3Ch.

Stek:

	1154		
	1153	1001xxxxb	Viši bajt PSW-a
	1152	xxxxxxxxxb	Niži bajt PSW-a
	1151	01h	Viši bajt PC-a
SP →	1150	04h	Niži bajt PC-a

Kontekst nakon izvršenja instrukcije (menja se nivo trenutnog prioriteta i linija IRQ1 se postavlja na 0, kao i bit I):

PSWI=0, PSWT=0, PSWL₁₀=10, IMR=111b

IRQ0=0, IRQ1=0, IRQ2=0, IRQN=0

5. Posmatra se instrukcija dužine 4 bajta na adresi

100h: ADD #3h

Kontekst:

PSWI=1, PSWT=0, PSWL₁₀=01, IMR=001b

IRQ0=0, IRQ1=1, IRQ2=0, IRQN=0

Koja je naredna instrukcija?

Rešenje:

Ne prihvata se IRQ1, jer je IMR₁ = 0.

Prelazi se na 104h.

Stek je nepromenjen (SP = 1154). Kontekst je nepromenjen (prekid IRQ1 nije obrađen).

6. Posmatra se instrukcija dužine 4 bajta na adresi

100h: ADD #3h

Kontekst:

PSWI=0, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=0, IRQ1=0, IRQ2=0, IRQN=1

Koja je naredna instrukcija?

Rešenje:

Prihvata se NMI, jer prekidi koji bi imali viši prioritet od NMI su INT (a instrukcija je ADD) i *Fault* (a neposredna veličina nije odredišna).

Prelazi se na 9812h.

Stek:

	1154		
	1153	0001xxxxb	Viši bajt PSW-a
	1152	xxxxxxxxxb	Niži bajt PSW-a
	1151	01h	Viši bajt PC-a
SP →	1150	04h	Niži bajt PC-a

Kontekst nakon izvršenja instrukcije (IRQN se postavlja na 0, a prioritet se ne menja, jer nije bio neki od IRQ prekida):

PSWI=0, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=0, IRQ1=0, IRQ2=0, IRQN=0

7. Posmatra se instrukcija dužine 4 bajta na adresi

100h: STORE #3h

Kontekst:

PSWI=0, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=0, IRQ1=0, IRQ2=0, IRQN=0

Koja je naredna instrukcija?

Rešenje:

Prihvata se greška (*Fault*), tj. dešava se prekid usled upotrebe neposredne veličine kao odredišnog operanda.

Prelazi se na 160Eh.

Stek (za PC se čuva adresa prekinute instrukcije):

	1154		
	1153	0001xxxxb	Viši bajt PSW-a
	1152	xxxxxxxxxb	Niži bajt PSW-a
	1151	01h	Viši bajt PC-a
SP →	1150	00h	Niži bajt PC-a

Kontekst nakon izvršenja instrukcije je isti, prioritet se ne menja, jer nije bio neki od IRQ prekida.

8. Posmatra se instrukcija dužine 4 bajta na adresi

100h: INT #3h

Kontekst:

PSWI=0, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=0, IRQ1=0, IRQ2=0, IRQN=0

Koja je naredna instrukcija?

Rešenje:

Prihvata se instrukcija prekida INT.

Prelazi se na FD3Ch (ulaz broj 3).

Stek:

	1154		
	1153	0001xxxxb	Viši bajt PSW-a
	1152	xxxxxxxxb	Niži bajt PSW-a
	1151	01h	Viši bajt PC-a
SP →	1150	04h	Niži bajt PC-a

Kontekst nakon izvršenja instrukcije je isti.

9. Posmatra se instrukcija dužine 4 bajta na adresi

100h: ADD #3h

Kontekst:

PSWI=0, PSWT=1, PSWL₁₀=01, IMR=111b

IRQ0=0, IRQ1=0, IRQ2=0, IRQN=0

Koja je naredna instrukcija?

Rešenje:

Prihvata se *trap*, jer T = 1 i nema zahteva višeg prioriteta.

Prelazi se na 7854h.

Stek:

	1154		
	1153	0101xxxxb	Viši bajt PSW-a
	1152	xxxxxxxxb	Niži bajt PSW-a
	1151	01h	Viši bajt PC-a
SP →	1150	04h	Niži bajt PC-a

Kontekst nakon izvršenja instrukcije je promenjen (bit T je resetovan na 0):

PSWI=0, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=0, IRQ1=0, IRQ2=0, IRQN=0

10. Posmatra se instrukcija dužine 1 bajt na adresi

100h: INTD

Kontekst:

PSWI=1, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=0, IRQ1=0, IRQ2=1, IRQN=0

Koja je naredna instrukcija?

Rešenje:

Instrukcija INTD ne reaguje na prekide, pa se neće izvršiti prekid IRQ2

Prelazi se na 101h.

Stek je nepromenjen (SP = 1154).

Kontekst nakon izvršenja instrukcije (I = 0, usled izvršenja instrukcije INTD):

PSWI=0, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=0, IRQ1=0, IRQ2=1, IRQN=0

11. Posmatra se instrukcija dužine 4 bajta na adresi

100h: ADD #3h

Kontekst:

PSWI=1, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=1, IRQ1=1, IRQ2=1, IRQN=1

Koja je naredna instrukcija?

Rešenje:

Prihvata se NMI (veći prioritet od IRQ).

Prelazi se na 9812h.

Stek:

1154		
1153	1001xxxxb	Viši bajt PSW-a
1152	xxxxxxxxxb	Niži bajt PSW-a
1151	01h	Viši bajt PC-a
SP → 1150	04h	Niži bajt PC-a

Kontekst nakon izvršenja instrukcije:

PSWI=0, PSWT=0, PSWL₁₀=01, IMR=111b

IRQ0=1, IRQ1=1, IRQ2=1, IRQN=0

Zadatak 2. Kod neke operativne memorije širina reči je 16 bita. Podaci širine 32 bita se u memoriju smeštaju u dve susedne memorijske lokacije i to tako da se na nižoj adresi nalazi nižih 16 bita, a na višoj adresi viših 16 bita podatka. Procesor je jednoadresni, akumulator je dužine 16 bita i sve instrukcije se izvršavaju nad 16 bitnim veličinama. Ulazno/izlazni i memorijski adresni prostori su razdvojeni (što znači da se umesto LOAD i STORE koriste IN i OUT respektivno). Mehanizam prekida je vektorisan. Adrese prekidnih rutina se čuvaju u tabeli adresa prekidnih rutina (IV tabela - *Interrupt Vector Table*) koja počinje na adresi 0h operativne memorije i ima 64 ulaza.

Prekidne rutine periferija PER1, PER2 i PER3 počinju na adresama 12345678h, 23456789h i 3456789Ah, respektivno. Ulazi 3, 5 i 7 u IV tabeli su dodeljeni periferijama PER1, PER2 i PER3, respektivno. Adrese 16 bitnih registara kontrolera periferija PER1, PER2 i PER3 u kojima se čuvaju brojevi ulaza u IV tabelu su 0h, 4h i 8h, respektivno.

- a) Napisati deo programa kojim se dodeljuju brojevi ulaza u IV tabelu za periferije PER1, PER2 i PER3.
- b) Nacrtati deo operativne memorije koji zauzima prvih 8 ulaza u IV tabeli, označiti adrese relevantnih memorijskih lokacija i popuniti ih odgovarajućim vrednostima.
- c) Napisati deo programa kojim se popunjava ulaz 5 u IV tabeli.
- d) Dati vrednost koju kontroler periferije PER2 šalje procesoru kada mu procesor pošalje signal potvrde.
- e) Opisati i predstaviti programom postupak kojim se i periferiji PER2 dodeljuje ista prekidna rutina kao i periferiji PER3.

Rešenje:

- a) Brojevi ulaza u IV tabelu čuvaju se u za to namenjenim registrima kontrolera periferija PER1, PER2 i PER3 koji se nalaze na adresama 0h, 4h i 8h, respektivno, u ulazno/izlaznom adresnom prostoru. Pošto su ulazno/izlazni i memorijski adresni prostori razdvojeni, upis sadržaja akumulatora u ove registre kontrolera periferija se obavlja koristeći instrukciju OUT. Da je ulazno/izlazni adresni prostor memorijski preslikan, upis sadržaja akumulatora u ove registre kontrolera periferija bi se obavljao koristeći instrukciju STORE.

LOAD #3 ; napuni akumulator nepostrednom veličinom 3 koja predstavlja broj ulaza u IV tabelu za PER1

OUT 0h ; prebaci sadržaj akumulatora u registar kontrolera periferije PER1

LOAD #5 ; napuni akumulator neposrednom veličinom 5 koja predstavlja broj ulaza u IV tabelu za PER2

OUT 4h ; prebaci sadržaj akumulatora u registar kontrolera periferije PER2

LOAD #7 ; napuni akumulator nepostrednom veličinom 7 koja predstavlja broj ulaza u IV tabelu za PER3

OUT 8h ; prebaci sadržaj akumulatora u registar kontrolera periferije PER3

- b) Kako su adrese široke 32 bita, a širina reči memorije je 16 bita, svaki ulaz tabele zauzima dve susedne lokacije u memoriji. Na lokaciji sa nižom adresom se nalazi nižih 16 bita adrese prekidne rutine, a na lokaciji sa višom adresom se nalazi viših 16 bita adrese prekidne rutine. Početna adresa IV tabele, koja se čuva u registru IVTP je 0h.

U datom slučaju veličina ulaza IV tabeli iskazana u adresibilnim jedinicama je 2, jer je adresa široka 32 bita, a širina reči memorije koja je adresibilna jedinica je 16 bita. Ako se broj ulaza i koji odgovara nekoj periferiji PERj pomnoži sa 2 dobija se pomeraj ulaza i u odnosu na početak IV tabele. Kada se pomeraj doda na sadržaj registra IVTP u kome je IVTP početna adresa IV tabele dobija se adresa a na kojoj je nižih 16 bita adrese prekidne rutine periferije PERj, dok je na adresi a+1 viših 16 bita adrese prekidne rutine PERj.

Ulaz 3 je dodeljen periferiji PER1, pa se na adresi 00000006h nalazi nižih 16 bita adrese prekidne rutine za PER1(5678h), a na adresi 00000007h viših 16 bita adrese prekidne rutine za PER1(1234h). Ulaz 5 je dodeljen periferiji PER2, pa se na adresi 0000000Ah nalazi nižih 16 bita adrese prekidne rutine za PER2(6789h), a na adresi 0000000Bh viših 16 bita adrese prekidne rutine za PER2(2345h). Ulaz 7 je dodeljen je periferiji PER3, pa se na adresi 0000000Eh nalazi nižih 16 bita adrese prekidne rutine za PER3(789Ah), a na adresi 0000000Fh viših 16 bita adrese prekidne rutine za PER3(3456h).

Broj ulaza u IV tabelu	Memorijska adresa	Sadržaj	Opis
7	0000000Fh	3456h	viših 16 bitova adrese prekidne rutine za PER3 nižih 16 bitova adrese prekidne rutine za PER3
	0000000Eh	789Ah	
6	0000000Dh		nižih 16 bitova adrese prekidne rutine za PER3 nižih 16 bitova adrese prekidne rutine za PER2
	0000000Ch		
5	0000000Bh	2345h	nižih 16 bitova adrese prekidne rutine za PER3 nižih 16 bitova adrese prekidne rutine za PER2
	0000000Ah	6789h	
4	00000009h		viših 16 bitova adrese prekidne rutine za PER1 nižih 16 bitova adrese prekidne rutine za PER1
	00000008h		
3	00000007h	1234h	viših 16 bitova adrese prekidne rutine za PER1 nižih 16 bitova adrese prekidne rutine za PER1
	00000006h	5678h	
2	00000005h		
	00000004h		
1	00000003h		
	00000002h		
0	00000001h		
	00000000h		

- c) Potrebno je u ulaz 5 IV tabele, koji počinje na adresi Ah, upisati adresu prekidne rutine i to u lokaciju 0000000Ah treba upisati nižih 16 bitova adrese (6789h), a u lokaciju 0000000Bh viših 16 bitova adrese (2345h). Sve instrukcije procesora se izvršavaju nad 16 bitnim veličinama, pa se tražena inicijalizacija mora izvesti iz dva prenosa 16 bitnih reči. IV tabela se nalazi u operativnoj memoriji koja je u memorijskom adresnom prostoru, pa se upis sadržaja akumulatora u ove memorijske lokacije obavlja koristeći instrukciju STORE.

LOAD #2345h ; napuni akumulator nepostrednom veličinom 2345h koja

predstavlja viših 16 bitova adrese

STORE 0000000Bh ; prebaci sadržaj akumulatora u memorijsku lokaciju na

adresi 0000000Bh

LOAD #6789h ; napuni akumulator nepostrednom veličinom 6789h koja predstavlja nižih 16 bitova adrese

STORE 0000000Ah ; prebaci sadržaj akumulatora u memorijsku lokaciju na adresi 0000000Ah

- d) Kontroler periferije šalje procesoru svoj broj ulaza u IV tabelu kada mu procesor pošalje signal potvrde inta. Broj ulaza u IV tabelu se šalje po magistrali podataka i u slučaju periferije PER2 iznosi 5.

- e) Postoje dva načina da se periferiji PER2 dodeli ista prekidna rutina kao i periferiji PER3.

Prvi, mogući način da se postigne traženo je da ulaz 5 u IV tabeli za periferiju PER2 sadrži istu adresu prekidne rutine kao ulaz 7 u IV tabeli za periferiju PER3. Zato je potrebno da se u ulaz 5 IV tabele za periferiju PER2 upiše ista vrednost adrese prekidne rutine kao i u ulaz 7 IV tabele za periferiju PER3.

LOAD #3456h ; napuni akumulator nepostrednom veličinom 3456h
koja predstavlja viših 16 bitova adrese

STORE 0000000Bh ; prebaci sadržaj akumulatora u memorijsku lokaciju
na
adresi 0000000Bh

LOAD #789Ah ; napuni akumulator nepostrednom veličinom 789Ah
koja
predstavlja nižih 16 bitova adrese

STORE 0000000Ah ; prebaci sadržaj akumulatora u memorijsku lokaciju
na
adresi 0000000Ah

Isti efekat se ostvaruje kopiranjem sadržaja iz ulaza 7 IV tabele za periferiju PER3 u ulaz 5 IV tabele za periferiju PER2.

LOAD 0000000Fh ; napuni akumulator sadržajem memorijske
lokacije sa adrese 0000000Fh koji predstavlja
viših 16 bitova adrese

STORE 0000000Bh ; prebaci sadržaj akumulatora u memorijsku
lokaciju na adresi 0000000Bh

LOAD 0000000Eh ; napuni akumulator sadržajem memorijske
lokacije sa adrese 0000000Eh koji predstavlja
nižih 16 bitova adrese

STORE 0000000Ah ; prebaci sadržaj akumulatora u memorijsku
lokaciju na adresi 0000000Ah

Drugi, mogući način da se postigne traženo je da se periferiji PER2 dodeli isti broj ulaza u IV tabelu kao i periferiji PER3.

LOAD #7 ; napuni akumulator nepostrednom veličinom 7 koja
predstavlja broj ulaza u IV tabelu za PER3

OUT 4h ; prebaci sadržaj akumulatora u registar kontrolera periferije PER2

Zadatak 3. Kod neke operativne memorije širina reči je 16 bita. Procesor je jednoadresni, akumulator je dužine 16 bita i sve instrukcije se izvršavaju nad 16 bitnim veličinama. Ulazno/izlazni i memorijski adresni prostori su razdvojeni. Mehanizam prekida je vektorisan. Adrese prekidnih rutina se čuvaju u tabeli adresa prekidnih rutina (IV tabela - *Interrupt Vector Table*) koja počinje na adresi 2h operativne memorije i ima 256 ulaza.

Ulazi 2, 3 i 4 u IV tabeli su dodeljeni periferijama PER0, PER1 i PER2, respektivno. Adrese 16 bitnih registara kontrolera periferija PER0, PER1 i PER2 u kojima se čuvaju brojevi ulaza u IV tabelu su 10h, 20h i 30h, respektivno.

Izgled dela memorije je sledeći:

Adresa	Sadržaj
0000h	0000h
0001h	0001h
0002h	1000h
0003h	1008h
0004h	1000h
0005h	100Ch
0006h	1009h

- Napisati na kojim adresama započinju prekidne rutine za zahteve za prekide koji dolaze po linijama IRQM0, IRQM1 i IRQM2, respektivno.
- Napisati deo programa kojim se popunjava ulaz 3 u IV tabeli.
- Napisati deo programa kojim se dodeljuju brojevi ulaza u IV tabelu za periferije PER0, PER1 i PER2.

Rešenje:

- Tabela adresa prekidnih rutina sastoji se od 256 ulaza koji sadrže početne adrese prekidnih rutina. Kako su adrese široke 16 bita, a širina reči memorije je 16 bita, svaki ulaz tabele zauzima jednu lokaciju u memoriji. Početna adresa IV tabele, koja se čuva u registru IVTP je 0002h.

U datom slučaju veličina ulaza u IV tabeli iskazana u adresibilnim jedinicama je 1, jer je adresa široka 16 bita, a širina reči memorije koja je adresibilna jedinica je 16 bita. Ako se broj ulaza i koji odgovara nekoj periferiji PERj pomnoži sa 1 i ta vrednost doda na sadržaj registra IVTP koji iznosi 0002h dobija se adresa a na kojoj je smeštena adresa prekidne rutine periferije PERj.

Adrese prekidnih rutina za spoljašnje maskirajuće zahteve za prekid koji dolazi u procesor preko ulaznih linija IRQM0, IRQM1 i IRQM2 se nalaze u ulazima 2, 3 i 4 IV

tabele, respektivno. Kada se brojevi ulaza 2, 3 i 4 pomnože sa 1 i dobijeni pomeraji 2, 3 i 4 dodaju na sadržaj registra IVTP koji iznosi 0002h dobija se da se adrese na kojima se nalaze adrese prekidnih rutina za zahteve za prekid koji dolaze po linijama IRQM0, IRQM1 i IRQM2 nalaze u memorijskim lokacijama čije su adrese 0004h, 0005h i 0006h, respektivno. Iz sadržaja dela memorije se dobija da sadržaji memorijskih lokacija sa adresa 0004h, 0005h i 0006h čije su vrednost 1000h, 100Ch i 1009h predstavljaju adrese prekidnih rutina za zahteve za prekid koji dolaze po linijama IRQM0, IRQM1 i IRQM2, respektivno.

- b) Potrebno je u ulaz 3 IV tabele, koji se nalazi na adresi 0005h, upisati adresu prekidne rutine, koja iznosi 100Ch. Sve instrukcije procesora se izvršavaju nad 16 bitnim veličinama, pa se tražena inicijalizacija može izvesti iz jednog prenosa 16 bitne reči. IV tabela se nalazi u operativnoj memoriji koja je u memorijskom adresnom prostoru, pa se upis sadržaja akumulatora u ovu memorijsku lokaciju obavlja koristeći instrukciju STORE.

```

LOAD #100Ch      ; napuni akumulator neposrednom veličinom 100Ch
                  koja predstavlja adresu adresu prekidne rutine IRQM1
STORE 0005h     ; prebaci sadržaj akumulatora u memorijsku lokaciju na
                  adresi 0005h

```

- c) Brojevi ulaza u IV tabelu čuvaju se u za to namenjenim registrima kontrolera periferija PER0, PER1 i PER2 koji se nalaze na adresama 0010h, 0020h i 0030h, respektivno, u ulazno/izlaznom adresnom prostoru. Pošto su ulazno/izlazni i memorijski adresni prostori razdvojeni, upis sadržaja akumulatora u ove registre kontrolera periferija se obavlja koristeći instrukciju OUT. Da je ulazno/izlazni adresni prostor memorijski preslikan, upis sadržaja akumulatora u ove registre kontrolera periferija bi se obavljao koristeći instrukciju STORE.

```

LOAD #2h        ; napuni akumulator neposrednom veličinom 2 koja
                  predstavlja broj ulaza u IV tabelu za PER0
OUT 0010h      ; prebaci sadržaj akumulatora u registar kontrolera
                  periferije PER0 na adresi 0010h
LOAD #3h        ; napuni akumulator neposrednom veličinom 3 koja
                  predstavlja broj ulaza u IV tabelu za PER1
OUT 0020h      ; prebaci sadržaj akumulatora u registar kontrolera
                  periferije PER1 na adresi 0020h
LOAD #4h        ; napuni akumulator neposrednom veličinom 4 koja
                  predstavlja broj ulaza u IV tabelu za PER2
OUT 0030h      ; prebaci sadržaj akumulatora u registar kontrolera
                  periferije PER2 na adresi 0030h

```